

考虑解锁闭锁状态切换的VSC恒导纳建模方法

张嘉豪¹, 郭琦^{2,3}, 李宪鹏¹, 卢远宏^{2,4}, 郭海平^{2,4}, 黄立滨^{2,5}, 郭天宇^{2,5}, 姚蜀军¹,
刘晋¹

(1. 华北电力大学电气与电子工程学院, 北京 102206; 2. 直流输电技术全国重点实验室, 广州 510663; 3. 南方电网科学研究院, 广州 510663; 4. 国家能源大电网技术研发(实验)中心, 广州 510663; 5. 广东省新能源电力系统智能运行与控制企业重点实验室, 广州 510663)

摘要: 针对实时仿真中电压源型换流器(voltage-source converter, VSC)采用传统伴随离散电路(associated discrete circuit, ADC)模型因虚拟功率损耗导致的仿真精度下降问题, 提出了一种双模恒导纳方法。首先, 通过分析开关状态切换过程中等效储能突变机理, 揭示了高频PWM调制下虚拟损耗累积规律。其次, 根据解锁和闭锁时开关动作的特点, 依据提出的半隐式解耦方法构建了解锁状态下的换流器恒导纳模型, 在维持恒定导纳矩阵的同时消除了虚拟损耗; 闭锁状态下因为开关切换次数较少, 则保留传统ADC模型。仿真验证表明: 所提换流器模型在解/闭锁工况下虚拟功耗小, 仿真精度高, 且状态切换过程无数值振荡。

关键词: 电压源换流器; 实时仿真; ADC恒导纳; 虚拟功率损耗; 半隐式解耦

VSC Constant Admittance Modeling Method Considering the Unlocking and Locking State Switching

ZHANG Jiahao¹, GUO Qi^{2,3}, LI Xianpeng¹, LU Yuanhong^{2,4}, GUO Haiping^{2,4}, HUANG Libin^{2,5},
GUO Tianyu^{2,5}, YAO Shujun¹, LIU Jin¹

(1. School of Electrical and Electronic Engineering, North China Electric Power University, Beijing 102206, China; 2. State Key Laboratory of HVDC, Guangzhou 510663, China; 3. Electric Power Research Institute, CSG, Guangzhou 510663, China; 4. National Energy Power Grid Technology R&D Centre, Guangzhou 510663, China; 5. Guangdong Provincial Key Laboratory of Intelligent Operation and Control for New Energy Power Systems, Guangzhou 510663, China)

Abstract: To address the issue of simulation accuracy degradation caused by virtual power losses in traditional associated discrete circuit(ADC) models for voltage-source converters (VSCs) in real-time simulation, a dual-mode constant admittance method is proposed. Firstly, by analyzing the mechanism of equivalent energy storage mutation during switching state transitions, the accumulation law of virtual losses under high-frequency PWM modulation is revealed. Secondly, based on the characteristics of switching actions during unlocking and blocking states, a constant admittance model for the converter in the unlocked state is constructed using the proposed semi-implicit decoupling method, eliminating virtual losses while maintaining a constant admittance matrix. For the blocked state, where switching transitions are fewer, the traditional ADC model is retained. Simulation results demonstrate that the proposed converter modeling exhibits minimal virtual power dissipation and high accuracy in both unlocked and blocked conditions, with no numerical oscillations during state transitions.

Key words: voltage source converter (VSC); real-time simulation; ADC constant-admittance; virtual power loss; semi-implicit decoupling

基金项目: 国家自然科学基金资助项目(U23B6008); 中国南方电网有限责任公司科技项目(ZBKJXM20232299, ZBKJXM20232301)。

Foundation item: Supported by the National Natural Science Foundation of China (U23B6008); the Science and Technology Project of China Southern Power Grid Co., Ltd. (ZBKJXM20232299, ZBKJXM20232301).

0 引言

随着电力电子化进程的加速,电力系统中电压源型换流器(voltage source converter, VSC)的渗透率呈现爆发式增长^[1-5],其动态行为对系统稳定性产生深远影响。VSC 内部包含大量高频开关器件,开关频率可达数千赫兹,导致电磁暂态过程呈现强非线性和多时间尺度特性,给精确仿真带来巨大挑战^[6-8]。在 VSC 电磁暂态实时仿真中,关联离散电路(associated discrete circuit, ADC)模型因具有恒定导纳矩阵特性而得到广泛采用^[9-10]。该模型通过将开关器件等效为电感(导通状态)或电容(关断状态)构建不随开关状态变化的导纳矩阵,避免了开关动作引发的矩阵重构^[11],大幅提升计算效率。这一特性与 FPGA 的并行流水线结构高度契合,使其成为实时仿真的首选^[12]方案。

然而当 VSC 处于解锁状态时 IGBT 的高频切换会引发严重的虚拟功率损耗。其物理本质在于离散化过程引入的虚拟电感与电容在开关状态切换时会发生非物理的能量突变,这一现象违背了能量守恒定律,导致高频条件下累积产生显著的功率偏差^[13]。

针对 ADC 模型的虚拟损耗问题,近年来学者们提出了多种补偿方案。文献[13]提出了一种对初始误差进行修正的算法,该算法可基本消除开关模型引入的功率损耗,但依赖滤波元件缓变的假设,且需要预定义修正系数。另有文献[14]通过在导通支路串联负电阻来补偿 ADC 模型储能造成的虚拟功率损耗,然而这种做法会使系统的特征根从左向右移动,进而影响系统的稳定性。随着开关频率的增大,单个基波周期内切换恒导纳模型状态的次数也会相应增加,导致虚拟功耗进一步增大,使得该方法的补偿效果十分有限。文献[15]在建模过程中运用电流注入法补偿损耗,通过比例积分控制方式实时更新电流源数值,以保证虚拟损耗的准确模拟。但在暂态过程中,该方法可能导致系统出现大幅度振荡,产生尖峰电流与尖峰电压,从而造成损耗计算偏差。因此,目前亟需一种既能维持恒导纳矩阵又能从根本上消除而非补偿虚拟功耗的建模新方法。

文献[16]提出了一种半隐式延迟解耦电磁暂态仿真方法(semi-implicit latency decoupling and paral-

leling technology, SILDP),该方法在保持系统导纳矩阵恒定的同时,能够避免引入附加元件,并且可在 FPGA 的小步长仿真中维持数值稳定性。

本文结合该方法与 ADC 方法的各自特点,综合两种方法的优势,提出一种适用于实时仿真的 VSC 换流器双模恒导纳模型。首先,在 VSC 处于解锁状态时,采用半隐式延迟解耦法对状态变量进行分组^[16-19]并给出解耦状态变量间的递推格式,构建 VSC 的解耦模型;当 VSC 处于闭锁状态时则直接采用传统 ADC 模型。该方法可有效避免 ADC 模型在解锁状态下存在的高比例虚拟损耗问题,以及半隐式解耦模型在闭锁状态下无法满足上下桥臂互斥要求的缺陷。最后,通过仿真计算验证了所提方法的正确性与有效性。

1 传统 ADC 模型

伴随离散电路(associated discrete circuit, ADC)模型是电力电子器件电磁暂态仿真中广泛应用的恒导纳建模方法^[20]。其核心思路是将开关器件的导通与关断状态分别等效为固定的电感或电容元件,使离散化后的支路导纳保持恒定。这种处理方式避免了开关动作导致的系统矩阵重构,大幅降低了计算复杂度,显著提升了实时仿真效率。

1.1 数学模型与离散化

ADC 模型将开关器件等效为线性储能元件:导通态等效为电感 L ,关断态等效为电容 C ,以此构建不随开关状态变化的节点导纳矩阵 $\mathbf{Y}_{\text{bus}}$ ^[21-24]并采用数值积分方法对电容、电感元件的方程进行离散化处理。开关导通和关断时的等效元件及其差分电路如图 1 所示。

以梯形积分法为例,其表达式如式(1)所示。

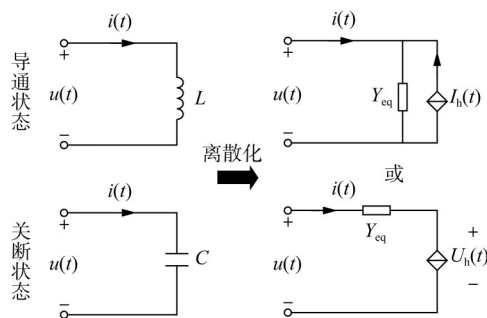


图 1 恒导纳模型

Fig. 1 Constant-admittance model

$$\begin{cases} Y_{eq,T}(t) = \frac{\Delta t}{2L} = \frac{2C}{\Delta t} \\ I_{h,T}(t) = \begin{cases} -i(t - \Delta t) - Y_{eq,T}(t)u(t - \Delta t), \text{关断} \\ i(t - \Delta t) + Y_{eq,T}(t)u(t - \Delta t), \text{导通} \end{cases} \\ U_{h,T}(t) = I_{h,T}(t)/Y_{eq,T}(t) \end{cases} \quad (1)$$

式中: $Y_{eq,T}(t)$ 为开关器件等效电导; $I_{h,T}(t)$ 为 t 时刻开关器件等效历史电流源; $U_{h,T}(t)$ 为 t 时刻开关器件等效历史电压源; $i(t - \Delta t)$ 为 $t - \Delta t$ 时刻开关器件所在支路电流; $u(t - \Delta t)$ 为 $t - \Delta t$ 时刻开关器件所在支路两端电压; Δt 为仿真步长; 下标 T 表示梯形积分法。

该模型将开关元件统一表示为诺顿等效电路。尽管 ADC 模型凭借恒导纳特性显著提高了计算效率, 但其离散化过程会引入虚拟功率损耗, 尤其在高开关频率下仿真精度明显下降^[25]。目前实时仿真平台 RTDS 已不再采用该方法^[26-27]。

1.2 虚拟功率损耗机理

传统 ADC 模型在开关切换时存在能量损失现象^[28]。对于电力电子模型中的桥臂开关, ADC 模型在导通时用电感 L 代替, 在关断时用电容 C 代替。

导通时电感 L 存储虚拟磁能 W_L , 如式(2)所示。

$$W_L = \frac{1}{2} Li_L^2 \quad (2)$$

式中 i_L 为电感 L 上流过的电流。

关断时电容 C 存储虚拟电能 W_C , 如式(3)所示。

$$W_C = \frac{1}{2} Cv_c^2 \quad (3)$$

式中 v_c 为电容 C 两端的电压。

当开关由导通变为关断时, 此时对应的 ADC 模型中的电容通常从零状态开始, 电感存储的能量被丢弃。反之则丢弃电容存储的能量。当开关状态切换时, W_L 与 W_C 并没有相互转换而是直接消失, 反之亦然。该能量跃变 ΔW 违反能量守恒定律, 导致虚拟功率损耗 P_{virtual} , 如式(4)所示。

$$P_{\text{virtual}} = f_{\text{sw}} E[\Delta W] \quad (4)$$

式中: f_{sw} 为开关频率; $E[\Delta W]$ 为单次开关切换导致的功率损耗, 其中 $[\Delta W]$ 为单次开关切换时产生的能量跃变。该非物理损耗在高频开关下不断累积, 将会引起仿真波形中的电流电压尖峰及功率偏差。

这个丢弃的能量不是真实器件存在的, 而是由于 ADC 模型的处理方法引入的。这与实际 VSC 运行中因开关动作、导通压降等产生的实际物理损耗是不同的概念。因此称其为“虚拟损耗”。

1.3 解锁/闭锁状态切换

VSC 闭锁时处于非主动控制模式, IGBT 脉冲被封锁, 开关通常保持关断状态, 电流通过二极管进行自然换流。在此状态下, 开关动作极少, 无 PWM 调制, 虚拟损耗可忽略不计。

而在解锁状态下, VSC 通过高频 PWM 调制实施精确控制, 单个 IGBT 在每个基波周期内的开关次数为载波频率与基波频率之比, 开关动作频繁。

解锁/闭锁状态下开关切换次数(步长为 $10 \mu\text{s}$)如表 1 所示。

表 1 解锁/闭锁开关切换次数

Tab. 1 Number of unlocked/locked switching transitions

总步长/($10 \mu\text{s}$)	解锁切换次数	闭锁切换次数
10 000	3 000	299
50 000	15 000	343
100 000	30 000	345
200 000	60 000	355
300 000	90 000	367

结合表 1 与虚拟损耗机理可知, 高频开关下虚拟损耗显著累积, 导致仿真精度下降, 甚至引发稳定性和故障识别的误判。因此, 该模型在换流器闭锁状态下具有良好适应性, 但在解锁状态下因虚拟损耗问题而不适用。累计虚拟损耗如图 2 所示。

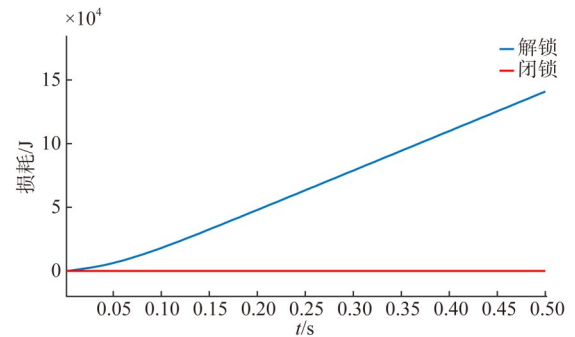


图 2 累计虚拟损耗

Fig. 2 Accumulated virtual power loss

由图 2 可以看出: 虚拟损耗问题在高频 PWM 调制等典型解锁状态下尤为严重, 在解锁状态下不适用。

2 全工况恒导纳 VSC 建模

由第 1 节可知, 传统 ADC 模型在 VSC 闭锁状态下虚拟损耗较低, 但在高频开关的解锁状态下, 该模型因虚拟功率损耗激增导致精度显著下降。尽管存在多种改进方法, 却也各自带来新的问题。为此, 本文提出一种状态自适应的双模恒导纳建模架构: 闭锁状态下继续采用传统 ADC 模型, 解锁状态下则利用课题组提出的半隐式解耦模型, 在保持恒导纳矩阵的同时避免解锁状态时的高比例虚拟损耗。

2.1 半隐式延迟解耦方法

在数值积分学中, 求解差分方程主要分为显式积分与隐式积分两种方法。显式积分法通常计算简便, 无需联立方程求解, 但数值稳定性较差, 在以 VSC(电压源换流器)为例的电磁暂态仿真中应用时, 容易引发数值振荡甚至发散; 隐式积分法虽具备较好的数值稳定性, 却因需联立方程求解而导致计算效率较低。

半隐式延迟解耦法的核心在于借助矩阵分裂思想, 将显式与隐式积分相结合, 形成一种数值稳定性高且适配并行计算的仿真方法。其中, 隐式部分为刚性系统提供必要的数值稳定性, 而显式部分则通过有目的地引入计算延迟, 打破状态变量间的代数耦合, 实现系统方程的解耦与并行求解。该方法的具体推导过程已在相关文献中详细阐述^[16]。

2.2 VSC 半隐式解耦模型

以直流侧接地的 VSC 为例, 其交流相间耦合较弱, 可基于单相桥臂建立解耦模型后推广至三相。单相桥臂的等效电路如图 3 所示。

选取电感电流与电容电压作为状态变量, 可得到单相桥臂的状态空间表达式为:

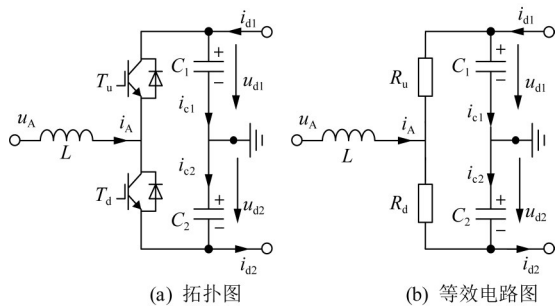


图 3 单相桥臂的等效电路

Fig. 3 Single-phase bridge arm equivalent circuit

$$\begin{cases} L \frac{di_A}{dt} = -R_{on} i_A - T_u u_{d1} - T_d u_{d2} + u_A \\ C_1 \frac{du_{d1}}{dt} = T_u i_A - \frac{u_{d1} - u_{d2}}{R_{on} + R_{off}} + i_{d1} \\ C_2 \frac{du_{d2}}{dt} = T_d i_A + \frac{u_{d1} - u_{d2}}{R_{on} + R_{off}} + i_{d2} \end{cases} \quad (5)$$

式中: T_u 、 T_d 分别为上下桥臂的开关函数; C_1 、 C_2 为电容值; L 为电感值; u_{d1} 、 u_{d2} 分别为 C_1 、 C_2 两端电压; i_{d1} 、 i_{d2} 为直流电流; i_A 为流过 A 相的电流; u_A 为 A 相电压; R_{on} 、 R_{off} 分别为桥臂等效导通电阻与关断电阻。

将式(5)写成矩阵形式, 并在近似忽略 $1/(R_{on} + R_{off})$ 项的前提下, 基于半隐式解耦原理将开关函数矩阵分别解耦为两组相互独立的变量, 再分别采用梯形积分法和前向欧拉法对两组变量进行离散化, 可得:

$$\begin{bmatrix} L(i_A^n - i_A^{n-1}) \\ C_1(u_{d1}^n - u_{d1}^{n-1}) \\ C_2(u_{d2}^n - u_{d2}^{n-1}) \end{bmatrix} = \begin{bmatrix} -R_{on} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} i_A^n + i_A^{n-1} \\ u_{d1}^n + u_{d1}^{n-1} \\ u_{d2}^n + u_{d2}^{n-1} \end{bmatrix} \frac{\Delta t}{2} + \begin{bmatrix} 0 & -T_u & -T_d \\ T_u & 0 & 0 \\ T_d & 0 & 0 \end{bmatrix} \begin{bmatrix} i_A^{n-1} \\ u_{d1}^{n-1} \\ u_{d2}^{n-1} \end{bmatrix} \Delta t + \begin{bmatrix} u_A^n \\ i_{d1}^{n-1} \\ i_{d2}^{n-1} \end{bmatrix} \Delta t \quad (6)$$

式中: Δt 为仿真步长; n 为循环次数。

从式(6)可以看出, 系统的导纳矩阵保持不变, 所有与开关状态相关的信息均被转移至等效的受控源项中, 从而实现了彻底的恒导纳特性。三相系统可通过叠加 3 个单相解耦模型获得, 即可得到图 4 所示的完整三相 VSC 解耦电路。该电路将一个时变的、非线性的电路系统, 在数值上等效为结构不变的线性电路与一组时变受控源的组合。

通过对离散化方程进行代数重排可以发现, 由开关函数与对侧(例如交流侧与直流侧)上一时刻状态变量共同作用的项, 可等效为受控电压源和受控电流源。对于完整的三相电压源换流器(VSC), 这些受控源的表达式如式(15)所示。

$$\begin{cases} U_{eqA}^n = -T_{ap} u_{d1}^{n-1} - T_{an} u_{d2}^{n-1} \\ U_{eqB}^n = -T_{bp} u_{d1}^{n-1} - T_{bn} u_{d2}^{n-1} \\ U_{eqC}^n = -T_{cp} u_{d1}^{n-1} - T_{cn} u_{d2}^{n-1} \\ J_{eq1}^n = T_{ap} i_a^{n-1} + T_{bp} i_b^{n-1} + T_{cp} i_c^{n-1} \\ J_{eq2}^n = T_{an} i_a^{n-1} + T_{bn} i_b^{n-1} + T_{cn} i_c^{n-1} \end{cases} \quad (7)$$

式中: 上标 $n-1$ 表示上一轮仿真循环的值; U_{eq} 为

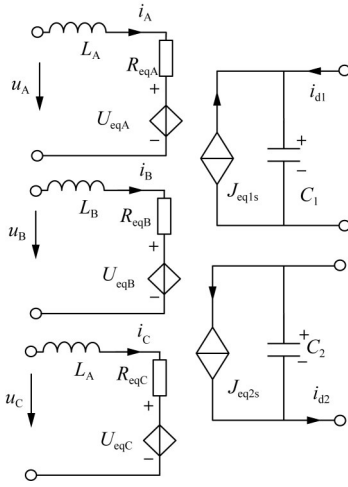


图4 三相VSC解耦电路

Fig. 4 Three-phase VSC decoupling circuit

交流侧受控电压源,其值由直流侧上一轮循环的电容电压 u_{d1} 、 u_{d2} 和当前开关状态 T 决定; J_{eq1}^n 、 J_{eq2}^n 为直流侧电路中的受控电流源,其值由交流侧上一时刻的相电流 i_a 、 i_b 、 i_c 和当前开关状态 T 决定。这些受控源构成了交直流两侧信息交换的桥梁,但由于信息传递存在一步延迟,两侧在当前步的计算是完全解耦的;下标 a、b、c 分别为三相相序;下标 p、n 分别为换流器上下桥臂。

上述建模方法是针对解锁状态下 VSC 模型的改进。该 VSC 解耦模型的核心思想是将开关状态的变化体现在受控源的更新中,通过这些受控源在交、直流两侧实现信息交互,最终达成两侧电路的并行求解。在 VSC 解锁时,对各状态变量进一步分组,各组之间采用半步时延。对于 FPGA 而言,因其实时仿真步长较小,解耦模型的数值稳定性良好,故可采用一步时延简化得到如图 5 所示的程序流程图。

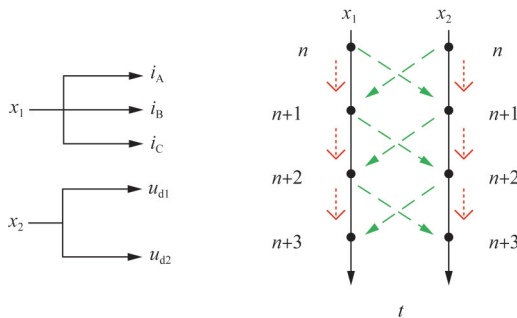


图5 程序流程

Fig. 5 Process flow

2.3 改进接口方法

经过延迟解耦处理后,电压源换流器(VSC)交流侧的受控电压源与直流侧的受控电流源,相较于系统中的其他电气量,存在半个仿真步长的延时。这一特性使得节点电压法的精度低于状态空间法。针对这半个仿真步长的延时问题,本文提出了一种基于数据交换接口的改进方法。

图 6 为 VSC 换流器解耦模型简化后的一相示例。该模型将 VSC 换流器划分为交流侧与直流侧两个子系统,二者通过数据交换接口实现信息传递。

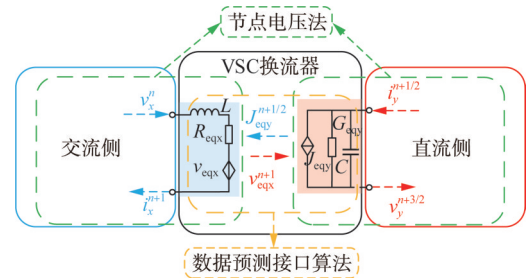


图6 仿真接口示意图

Fig. 6 Schematic diagram of simulation interface

针对前文提到的半步延时影响计算精度的问题,本文将对计算过程中当前时步的受控源数据进行半步预测,并将预测后的数据代入下一次计算,以提升精度。计算时序如图 7 所示。

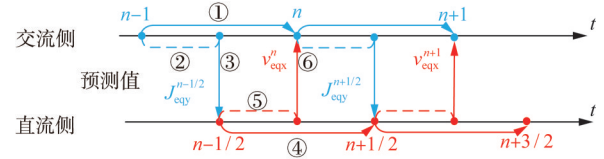


图7 仿真时序图

Fig. 7 Schematic diagram of simulation time sequence

在交流侧,利用上一轮循环的端口电压计算本轮循环的电感电流,再通过接口预测法得到直流侧下一子步时刻的等效电流 J_{eq} ;在直流侧,利用 $(n-1)/2$ 轮循环的端口电流计算 $(n+1)/2$ 循环的电容电压,再通过接口预测法得到交流侧下一子步时刻的等效电压 V_{eq} 。上述步骤循环进行计算。

图 6 所示的 RL 一阶动态电路和 RC 一阶动态电路的全响应方程的时域表达式为:

$$i(t) = i(t_0)e^{-(t-t_0)/\tau_1} + \frac{u(t)}{R}(1 - e^{-(t-t_0)/\tau_1}) \quad (8)$$

$$u(t) = u(t_0)e^{-(t-t_0)/\tau_2} + i(t)R(1 - e^{-(t-t_0)/\tau_2}) \quad (9)$$

式中: $i(t)$ 为 t 时刻交流侧电感电流; $u(t)$ 为 t 时刻

直流侧电容电压； τ_1 为RL电路时间常数； τ_2 为RC电路时间常数； t_0 为初始时刻。式(8)–(9)中的第一项为电路的零输入响应，第二项为零状态响应。

将式(8)–(9)经中心积分离散化后的结果结合式(5)，即可得到直流侧电容接地的VSC状态变量预测值。

$$\begin{cases} v_{d1}^{n+1} = e^{-\frac{\Delta t G_{eq1}}{2C_1}} v_{d1}^{n+1/2} + \frac{1 - e^{-\frac{\Delta t G_{eq1}}{2C_1}}}{G_{eq1}} (i_{d1}^{n+1/2} + J_{eq1s}^{n+1/2}) \\ v_{d2}^{n+1} = e^{-\frac{\Delta t G_{eq2}}{2C_2}} v_{d2}^{n+1/2} + \frac{1 - e^{-\frac{\Delta t G_{eq2}}{2C_2}}}{G_{eq2}} (i_{d2}^{n+1/2} - J_{eq2s}^{n+1/2}) \\ i_A^{n+1/2} = e^{-\frac{\Delta t R_{eqA}}{2L_A}} i_A^n + \frac{1 - e^{-\frac{\Delta t R_{eqA}}{2L_A}}}{R_{eqA}} (v_A^n - v_{eqA}^n) \\ i_B^{n+1/2} = e^{-\frac{\Delta t R_{eqB}}{2L_B}} i_B^n + \frac{1 - e^{-\frac{\Delta t R_{eqB}}{2L_B}}}{R_{eqB}} (v_B^n - v_{eqB}^n) \\ i_C^{n+1/2} = e^{-\frac{\Delta t R_{eqC}}{2L_C}} i_C^n + \frac{1 - e^{-\frac{\Delta t R_{eqC}}{2L_C}}}{R_{eqC}} (v_C^n - v_{eqC}^n) \end{cases} \quad (10)$$

式中：上标 $n+1$ 的值为待求量；上标 $n+1/2$ 和 n 的值为历史值； G_{eq1} 、 G_{eq2} 分别为直流侧两组RC等效支路的等效电导； v_{d1}^{n+1} 、 v_{d2}^{n+1} 分别为直流侧两个电容支路在 $n+1$ 轮循环的电压预测值； $i_A^{n+1/2}$ 、 $i_B^{n+1/2}$ 、 $i_C^{n+1/2}$ 分别为交流侧A、B、C三相在 $n+1/2$ 轮循环的电流预测值； R_{eqA} 、 R_{eqB} 、 R_{eqC} 分别为交流侧A、B、C三相等效RL支路的等效电阻； $J_{eq1s}^{n+1/2}$ 、 $J_{eq2s}^{n+1/2}$ 分别为 $n+1/2$ 轮循环1s和2s时刻的等效电流。

2.4 仿真流程设计

半隐式延迟解耦法的恒导纳特性建立在上下桥臂互斥导通的前提下，但该前提在闭锁状态下不再成立，因此该方法无法适用于闭锁状态。为解决这一问题，结合上述两种方法的恒导纳特点，提出了双模架构。该架构可根据VSC的工作状态自动选择模型：初始及闭锁状态下采用传统ADC模型；解锁状态下切换为半隐式解耦模型。两种模型均基于节点电压法求解，且无需改变阀级控制结构，PWM信号由标准调制方法生成。据此设计的具体电路解算流程及步骤如图8所示。

3 仿真分析

3.1 模型参数设置

为验证本文提出的考虑解锁/闭锁状态切换的电压源型换流器(VSC)双模恒导纳建模方法的有效

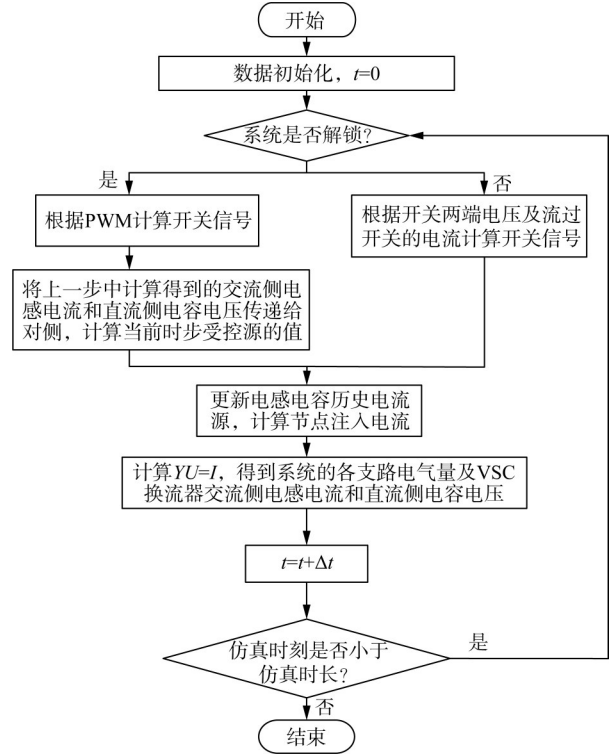


图 8 计算流程示意图

Fig. 8 Schematic diagram of the calculation process

性，首先搭建基于PSCAD的VSC电磁暂态仿真模型并设置关键参数；随后设计不同的仿真工况，将本文方法与传统伴随离散电路(ADC)模型及PSCAD仿真结果进行对比，从精度和动态响应等角度展开分析。

本文所提方法通过在FPGA/Verilog中编程实现，并以开启插值功能的PSCAD/EMTDC详细模型计算结果为基准，完成精度验证^[29]。

基于PSCAD搭建的三相VSC仿真系统如图9所示，模型关键参数如表2所示。

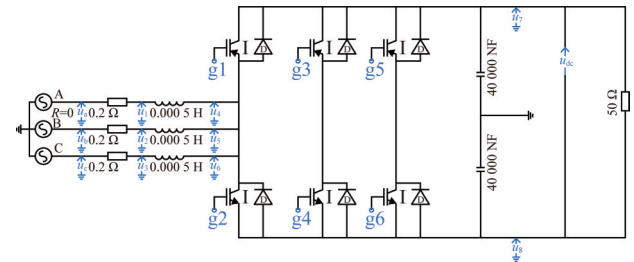


图 9 三相两电平VSC

Fig. 9 Topology of three-phase two-level VSC

3.2 稳态精度验证(解锁状态)

为验证本文提出的“半隐式解耦模型”在VSC解

表2 模型参数设置

Tab. 2 Model parameter configuration

参数	数值
线电压有效值/V	400
频率/Hz	50
线路电阻 R_L/Ω	0.2
线路电感 L/mH	0.5
直流侧电容 $C_{1,2}/\mu\text{F}$	40 000
直流侧电阻 R_{LOAD}/Ω	50
导通电阻 R_{on}/Ω	0.01
关断电阻 $R_{\text{off}}/\text{M}\Omega$	1
开关频率/Hz	5 000
仿真步长/ μs	50

锁(高频PWM调制)状态下,能否有效解决传统ADC模型存在的虚拟功率损耗问题,首先使VSC系统在解锁状态下稳定运行,随后分别采用PSCAD标准模型(基准)、传统ADC模型及本文提出的半隐式解耦模型进行仿真。

仿真时长设为0.5 s,图10—12分别为3种模型下的A相电源电压出口波形、换流器出口A相交流电压波形以及直流侧电压波形。从图中可清晰观察到:半隐式模型的电压波形与基准模型(PSCAD)几乎完全重合,吻合度极高,准确反映了VSC的实际电气特性;传统ADC模型的电压波形虽总体趋势正确,但具体数值与基准模型(PSCAD)存在明显差异,且伴有一定相位偏差,其换流器出口电压波形(红色)出现剧烈尖峰与振荡,这正是传统ADC模型在开关切换时产生的虚拟损耗误差所致。仿真结果有力证明,在VSC高频开关的解锁工况下,本文所提模型在保持恒导纳特性的同时计算精度远高于传统ADC模型。

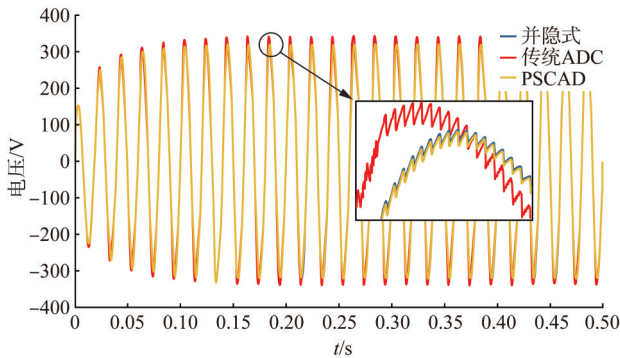


图10 A相电源电压出口波形

Fig. 10 Phase A power supply voltage outputs waveforms

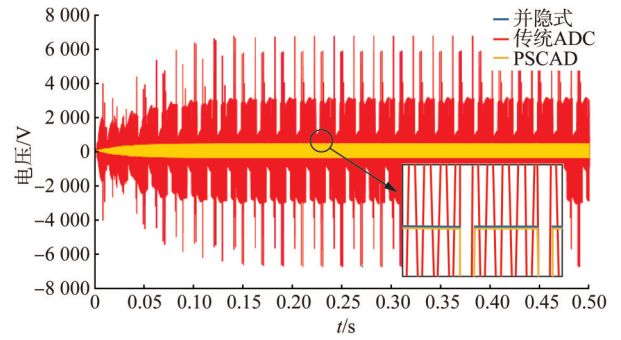


图11 换流器出口A相交流电压波形

Fig. 11 Phase A AC voltages waveforms at the converter output terminal

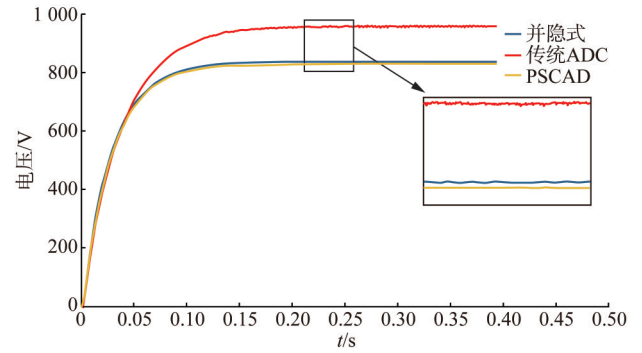


图12 直流侧电压波形

Fig. 12 DC-side voltages waveforms

为了对这种差异进行量化,本文引入均方根误差(root mean square error, RMSE)作为评估指标,记作 E_{RMSE} ,其计算公式为:

$$E_{\text{RMSE}} = \sqrt{\frac{1}{N} \sum_{i=1}^N (y_{\text{sim}}(i) - y_{\text{ref}}(i))^2} \quad (11)$$

式中: $y_{\text{sim}}(i)$ 为待评估模型的第 i 次仿真结果; $y_{\text{ref}}(i)$ 为 PSCAD 的第 i 次基准结果; N 为采样点数量。对比结果如表3所示。

表3 稳态解锁工况下模型精度 E_{RMSE} 量化对比

Tab. 3 Comparison of model accuracies quantification under steady-state unlocking conditions

电气量	ADC模型	SILDP模型
A相电源出口电压/V	13.691 122	1.521 921
A相交流电压/V	697.935 7	28.526 05
直流侧电压波形/V	84.742 21	6.819 351

表3量化结果有力地证明,在VSC高频开关的解锁工况下,传统ADC模型因虚拟功率损耗的累积,其关键电气量的RMSE值显著偏高,表明仿真结果已严重偏离物理真实。相比之下,本文提出的

SILDP 模型的 RMSE 值较 ADC 模型降低了一个数量级以上, 证明该模型在保持导纳矩阵恒定的同时实现了与离线高精度仿真工具相媲美的准确度。

3.3 暂态精度验证(解锁闭锁切换)

为验证本文设计的双模恒导纳架构在解锁/闭锁状态切换工况下的数值稳定性与动态响应性能, 现开展以下工况测试。

设定系统初始在闭锁状态下稳定运行, 在 $t=0.4$ s 时将 VSC 切换为解锁状态, 运行一段时间后, 于 $t=1.2$ s 时将 VSC 切换回闭锁状态, 总仿真时间为 2 s。图 13—15 分别展示了本文模型与 PSCAD 模型对比下的 A 相电源电压出口波形、换流器出口 A 相交流电压波形以及直流侧电压波形。

整个动态过程的仿真结果表明, 本文提出的双模切换模型在解锁与闭锁状态下均保持较高精度。两种恒导纳模型之间的切换过程平滑且稳定, 证明了该架构的可行性, 能够准确模拟 VSC 在解锁与闭锁工况下的运行特性。

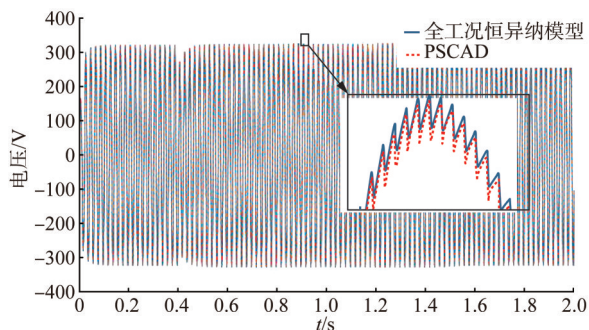


图 13 A 相电源电压出口对比波形

Fig. 13 Comparison waveforms of phase A power voltage outputs

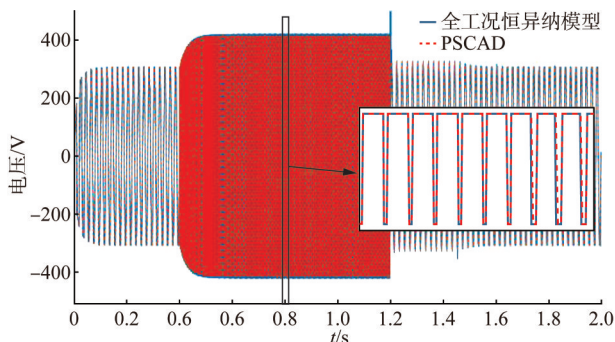


图 14 换流器出口 A 相交流电压对比波形

Fig. 14 Comparative waveforms of phase A AC voltages at converter output terminal

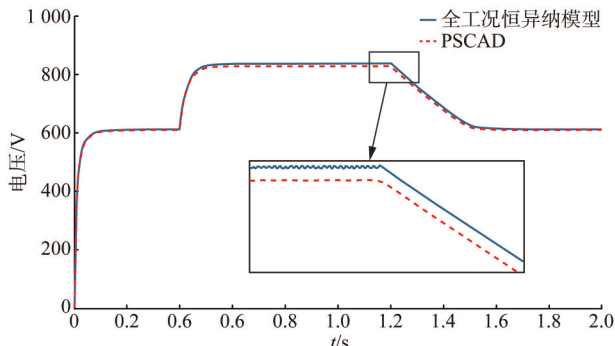


图 15 直流侧电压对比波形

Fig. 15 Comparative waveforms of DC-side voltages

4 结论

本文基于半隐式解耦恒导纳建模方法与伴随离散电路 ADC 恒导纳建模方法的各自特点, 提出了一种兼顾解锁/闭锁状态切换的双模恒导纳建模方法, 主要创新点与结论如下。

1) 提出双模自适应建模架构: 在 VSC 解锁状态下采用半隐式延迟解耦模型, 在闭锁状态下沿用传统 ADC 模型, 兼顾了解锁状态下的高精度与闭锁状态下的数值稳定性。

2) 引入改进接口方法: 针对半隐式解耦模型中交直流侧信息传递存在的半步延时问题, 提出一种基于状态变量预测的接口补偿策略, 通过半步超前预测受控源数据, 显著提升了仿真精度, 克服了传统延迟解耦方法在接口处的精度损失。

3) 保持恒导纳特性: 所提方法在两种模式下均维持系统导纳矩阵恒定, 满足实时仿真对计算效率与数值稳定性的要求。

4) 仿真验证有效性: 通过稳态与暂态工况仿真对比表明, 本文方法在解锁状态下虚拟功耗显著降低, 在状态切换过程中无数值振荡, 仿真精度高, 适用于高频开关系统的实时仿真。

综上所述, 本文所提方法在维持恒导纳特性的同时, 有效解决了 VSC 在解锁/闭锁全工况下的虚拟损耗与接口延时问题, 具有良好的工程应用前景。

参考文献

- [1] 汤广福, 庞辉, 贺之渊. 先进交直流输电技术在中国的发展与应用[J]. 中国电机工程学报, 2016, 36(7): 1760–1771.
TANG Guangfu, PANG Hui, HE Zhiyuan. R&D and application of advanced power transmission technology in China[J].

- Proceedings of the CSEE, 2016, 36(7): 1760 – 1771.
- [2] 康重庆,姚良忠.高比例可再生能源电力系统的关键科学问题与理论研究框架[J].电力系统自动化,2017,41(9):2 – 11.
KANG Chongqing, YAO Liangzhong. Key scientific issues and theoretical research framework for power systems with high penetration of renewable energy [J]. Automation of Electric Power Systems, 2017, 41(9): 2 – 11.
- [3] 冯晓静,黄明远,张泽磊,等.提高储能换流器VSG频率稳定性控制策略[J].高压电器,2025,61(11):34 – 44.
FENG Xiaojing, HUANG Mingyuan, ZHANG Zelei, et al. Control strategy for improving VSG frequency stability in energy storage power conversion system [J]. High Voltage Apparatus, 2025, 61(11): 34 – 44.
- [4] 朱介北,李丰地,陈彬彬,等.基于功率灵敏度分析的嵌入式VSC-HVDC过载紧急控制方法[J].电力系统保护与控制,2026,54(4):50 – 61.
ZHU Jiebei, LI Fengdi, CHEN Binbin, et al. Power sensitivity analysis-based embedded VSC-HVDC overload emergency control [J]. Power System Protection and Control, 2026, 54(4): 50 – 61.
- [5] 梁欢,杨宝峰,王伟,等.新型注入式电网换相换流器的拓扑及控制[J].南方电网技术,2025,19(12):43 – 54, 87.
LIANG Huan, YANG Baofeng, WANG Wei, et al. Topology and control of new reinjection line commutated converter [J]. Southern Power System Technology, 2025, 19(12): 43 – 54, 87.
- [6] 程浩忠,李隽,吴耀武,等.考虑高比例可再生能源的交直流输电电网规划挑战与展望[J].电力系统自动化,2017,41(9):19 – 27.
CHENG Haozhong, LI Jun, WU Yaowu, et al. Challenges and prospects for AC/DC transmission network planning considering high proportion of renewable energy [J]. Automation of Electric Power Systems, 2017, 41(9): 19 – 27.
- [7] FARUQUE M D O, STRASSER T, LAUSS G, et al. Real-time simulation technologies for power systems design, testing, and analysis [J]. IEEE Power and Energy Technology Systems Journal, 2015, 2(2): 63 – 73.
- [8] 朱艺颖,于钊,李柏青,等.大规模交直流电网电磁暂态数模混合仿真平台构建及验证(一)整体构架及大规模交直流电网仿真验证[J].电力系统自动化,2018,42(15):164 – 170.
ZHU Yiyang, YU Zhao, LI Baiqing, et al. Construction and validation of electromagnetic transient digital-analog hybrid simulation platform for large-scale AC/DC power grids part one general configuration and simulation validation of large scale AC/DC power grids [J]. Automation of Electric Power Systems, 2018, 42(15): 164 – 170.
- [9] 朱艺颖,于钊,李柏青,等.大规模交直流电网电磁暂态数模混合仿真平台构建及验证(二)直流输电工程数模混合仿真建模及验证[J].电力系统自动化,2018,42(22):32 – 37.
ZHU Yiyang, YU Zhao, LI Baiqing, et al. Construction and validation of electromagnetic transient digital-analog hybrid simulation platform for large-scale AC/DC power grids part two modeling and validation of digital-analog hybrid simulation of DC transmission projects [J]. Automation of Electric Power Systems, 2018, 42(22): 32 – 37.
- [10] HUI S Y R, CHRISTOPOULOS C. A discrete approach to the modeling of power electronic switching networks [J]. IEEE Transactions on Power Electronics, 1990, 5(4): 398 – 403.
- [11] HUI S Y R, MORRALL S. Generalised associated discrete circuit model for switching devices [J]. IEE Proceedings-Science, Measurement and Technology, 1994, 141(1): 57 – 64.
- [12] 王成山,高菲,李鹏,等.电力电子装置典型模型的适应性分析[J].电力系统自动化,2012,36(6):63 – 68.
WANG Chengshan, GAO Fei, LI Peng, et al. Adaptability analysis of typical power electronic device models [J]. Automation of Electric Power Systems, 2012, 36(6): 63 – 68.
- [13] 王钦盛,王灿,潘学伟,等.基于FPGA的电力电子恒导纳开关模型修正算法及实时仿真架构[J].电力系统自动化,2024,48(1):150 – 159.
WANG Qinsheng, WANG Can, PAN Xuewei, et al. Correction algorithm of power electronic constant admittance switch model and real-time simulation architecture based on FPGA [J]. Automation of Electric Power Systems, 2024, 48(1): 150 – 159.
- [14] 侯延琦,刘崇茹,郑乐,等.基于负电阻补偿的VSC恒导纳建模方法[J].中国电机工程学报,2022,42(19):6985 – 6995.
HOU Yanqi, LIU Chongru, ZHENG Le, et al. Constant admittance modeling method for VSC based on negative resistance compensation [J]. Proceedings of the CSEE, 2022, 42(19): 6985 – 6995.
- [15] 彭光强,黄之笛,苏蕊,等.基于电流注入法的模块化多电平换流器损耗建模[J].南方电网技术,2024,18(2):12 – 20.
PENG Guangqiang, HUANG Zhidi, SU Rui, et al. Loss modeling of modular multilevel converter based on current injection method [J]. Southern Power System Technology, 2024, 18(2): 12 – 20.
- [16] 姚蜀军,庞博涵,吴国阳,等.半隐式延迟解耦电磁暂态并行仿真方法(一):原理及交流分网与并行[J].中国电机工程学报,2022,42(7):2486 – 2497.
YAO Shujun, PANG Bohan, WU Guoyang, et al. Semi-implicit delay decoupling electromagnetic transient parallel simulation method (Part I): principle, AC network partitioning and parallelization [J]. Proceedings of the CSEE, 2022, 42(7): 2486 – 2497.
- [17] 姚蜀军,庞博涵,曾子文,等.半隐式延迟解耦电磁暂态仿真方法(二):单端口子模块MMC通用解耦与快速仿真[J].中国电机工程学报,2022,42(13):4775 – 4785.
YAO Shujun, PANG Bohan, ZENG Ziwen, et al. Semi-implicit delay decoupling electromagnetic transient simulation method (Part II): universal decoupling and fast simulation of MMC with single-port sub-modules [J]. Proceedings of the CSEE, 2022, 42(13): 4775 – 4785.
- [18] 许明旺,庞博涵,曾子文,等.半隐式延迟解耦电磁暂态并行仿真方法(三):级联H桥型电力电子变压器解耦与仿真[J/OL].中国电机工程学报,1 – 12[2026 – 02 – 10].https://doi.org/10.13334/j.0258 – 8013.pcsee.210067.
XU Minwang, PANG Bohan, ZENG Ziwen, et al. Semi-implicit latency decoupling electromagnetic transient parallel simulation method (part 3): decoupling and simulation of cascaded H-bridge power electronic transformers [J/OL]. Proceedings of the CSEE, 1 – 12[2026 – 02 – 10].https://doi.org/10.13334/j.0258 – 8013.pcsee.210067.
- [19] 刘刚,张春强,马嘉昊,等.一种用于电磁暂态仿真的两电平电压源型换流器解耦模型[J].电网技术,2022,46(11):4267 – 4279.

- LIU Gang, ZHANG Chunqiang, MA Jiahao, et al. Decoupled model of two-level voltage source converter for electromagnetic transient simulation [J]. Power System Technology, 2022, 46(11): 4267 – 4279.
- [20] 许明旺, 姚逸凡, 宋文达, 等. 一种基于指数积分的电力电子开关恒导纳模型[J]. 电网技术, 2022, 46(4): 1519 – 1529.
- XU Mingwang, YAO Yifan, SONG Wenda, et al. A power electronic switch constant admittance model based on exponential integration [J]. Power System Technology, 2022, 46(4): 1519 – 1529.
- [21] 徐晋, 汪可友, 李国杰, 等. 基于响应匹配的电力电子换流器恒导纳建模[J]. 中国电机工程学报, 2019, 39(13): 3879 – 3889.
- XU Jin, WANG Keyou, LI Guojie, et al. Constant admittance modeling of power electronic converter based on response matching [J]. Proceedings of the CSEE, 2019, 39(13): 3879 – 3889.
- [22] 李子润, 徐晋, 汪可友, 等. 电力电子换流器离散小步合成实时仿真模型[J]. 电工技术学报, 2022, 37(20): 5267 – 5277.
- LI Zirun, XU Jin, WANG Keyou, et al. Real-time simulation model of power electronic converter based on discrete small-step synthesis [J]. Transactions of China Electrotechnical Society, 2022, 37(20): 5267 – 5277.
- [23] 徐晋, 汪可友, 李国杰. 电力电子设备及含电力电子设备电力系统实时仿真研究综述[J]. 电力系统自动化, 2022, 46(10): 3 – 17.
- XU Jin, WANG Keyou, LI Guojie. Review on real-time simulation of power electronic devices and power systems with power electronic devices [J]. Automation of Electric Power Systems, 2022, 46(10): 3 – 17.
- [24] 徐晋, 汪可友, 李国杰, 等. 基于参数化历史电流源的广义小步长开关模型[J]. 中国电机工程学报, 2018, 38(6): 1647 – 1654, 1901.
- XU Jin, WANG Keyou, LI Guojie, et al. Generalized small-step switch model based on parametric history current source [J]. Proceedings of the CSEE, 2018, 38(6): 1647 – 1654, 1901.
- [25] 内维尔·沃森, 乔斯·阿里拉加. 电力系统电磁暂态仿真[M]. 北京: 中国电力出版社, 2016.
- WATSON N R, ARRILLAGA J. Power systems electromagnetic transients simulation [M]. Beijing: China Electric Power Press, 2016.
- [26] MAGUIRE T, GIESBRECHT J. Small time-step ($\leq 2\mu\text{Sec}$) VSC model for the real time digital simulator [C]//IPST International Conference on Power Systems Transients, June 19 – 23, 2005, Montreal, Canada. New York: IEEE, 2005: 1 – 6.
- [27] MU Q, LIANG J, ZHOU X X, et al. Improved ADC model of voltage-source converters in DC grids [J]. IEEE Transactions on Power Electronics, 2014, 29(11): 5738 – 5748.
- [28] 苏杭, 徐晋, 汪可友, 等. 考虑变流器损耗特性的小步长实时仿真方法[J]. 中国电机工程学报, 2021, 41(5): 1840 – 1851.
- SU Hang, XU Jin, WANG Keyou, et al. Small-step real-time simulation method considering converter loss characteristics [J]. Proceedings of the CSEE, 2021, 41(5): 1840 – 1851.
- [29] WATSON N, ARRILLAGA J. 电力系统电磁暂态仿真[M]. 陈贺, 白宏, 项祖涛, 译. 北京: 中国电力出版社, 2017: 179 – 205.

收稿日期: 2025-08-31; 网络首发日期: 2026-03-09

作者简介:

张嘉豪(2002), 男, 硕士研究生, 研究方向为电磁暂态建模与仿真;

郭琦(1979), 男, 高级工程师(教授级), 博士, 从事电力系统仿真与控制、高压直流输电控制保护研究;

姚蜀军(1973), 男, 通信作者, 副教授, 硕士生导师, 博士, 研究方向为电力系统运行与控制、直流输电、电磁暂态仿真和建模, yaoshujun@ncepu.edu.cn。